

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-076009

(43)Date of publication of application : 14.03.2000

(51)Int.Cl.

G06F 3/033  
G02F 1/133  
G02F 1/136  
G06F 3/03

(21)Application number : 10-243313

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 28.08.1998

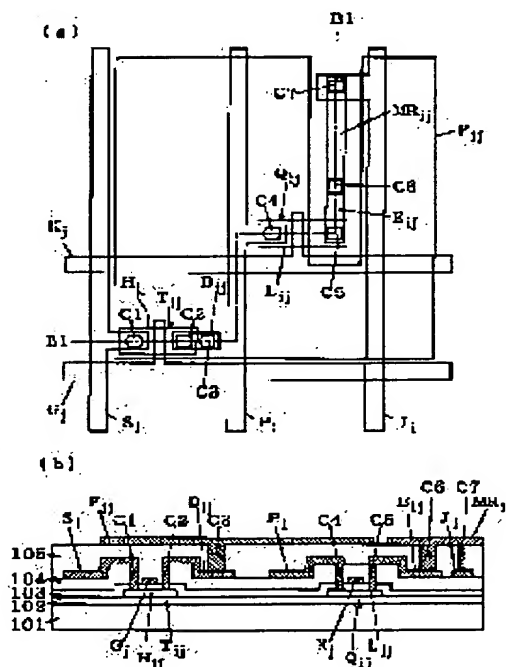
(72)Inventor : UMEZAKI MITSUMASA  
MORITA TAKESHI  
OZURU SHOSUKE  
YAMAMOTO TAKU

## (54) LIQUID CRYSTAL DISPLAY ENABLE MAGNETIC FLUX DETECTION DIGITIZER AND PRODUCTION THEREOF

## (57)Abstract:

PROBLEM TO BE SOLVED: To realize an integrated tablet in which a liquid crystal display(LCD) panel and a magnetic flux detection type digitizer are fabricated on a same substrate.

SOLUTION: Since a semiconductor layer Hij of an LCD part and a semiconductor layer Lij of a magnetic flux detecting part, a gate line Gj of the LCD part and a detecting gate line Kj of the magnetic flux detecting part and a source line Si and drain line Dij of the LCD part and input lines Pi, output line Ji and drain line Eij of the magnetic flux detecting part are respectively formed on a same substrate 101 by a same process, only by adding a process for forming a magnetic resistor MRij and a process for opening a through hole for connecting the magnetic resistor MRij, the output line Ji and the drain line Eij on a protecting film 105 against a conventional process for preparing a liquid crystal cell, the integrated tablet can be easily realized.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-76009

(P2000-76009A)

(43) 公開日 平成12年3月14日 (2000.3.14)

(51) InLCL <sup>7</sup>		識別記号	F I			サーチコード(参考)
G 0 6 F	3/033	3 5 0	G 0 6 F	3/033	3 5 0 A	2 H 0 9 2
G 0 2 F	1/133	5 3 0	G 0 2 F	1/133	5 3 0	2 H 0 9 3
	1/136	5 0 0		1/136	5 0 0	5 B 0 6 8
G 0 6 F	3/03	3 2 5	G 0 6 F	3/03	3 2 5 Q	5 B 0 8 7

審査請求 未請求 請求項の数10 O L (全 12 頁)

(21) 出願番号 特願平10-243313

(22) 出願日 平成10年8月28日 (1998.8.28)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 梅崎 光政

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 森田 毅

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100089233

弁理士 吉田 茂明 (外2名)

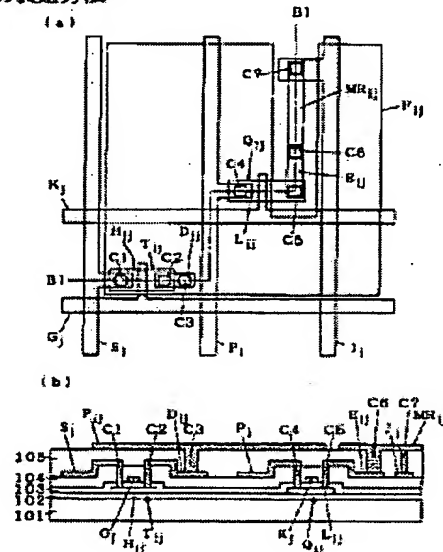
最終頁に続く

(54) 【発明の名称】 液晶表示可能な磁束検知デジタイザ及びその製造方法

(57) 【要約】

【課題】 液晶表示パネルと磁束検知型のデジタイザとを同一基板において作り込む、一体型のタブレットを実現する。

【解決手段】 同一の基板101上に、液晶表示部分の半導体層H<sub>ij</sub>と磁束検知部分の半導体層L<sub>ij</sub>とが、液晶表示部分のゲート線G<sub>j</sub>と磁束検知部分の検知ゲート線K<sub>j</sub>とが、液晶表示部分のソース線S<sub>i</sub>、ドレイン線D<sub>ij</sub>と磁束検知部分の入力線P<sub>i</sub>、出力線J<sub>i</sub>、ドレイン線E<sub>ij</sub>とが、それぞれ同じ工程で形成されるので、従来の液晶セルを作成する工程に対し、磁気抵抗素子MR<sub>ij</sub>を形成する工程と、磁気抵抗素子MR<sub>ij</sub>と出力線J<sub>i</sub>、ドレイン線E<sub>ij</sub>とを接続するための貫通孔を保護膜105に穿孔する工程とを追加するだけで、一体型のタブレットを容易に実現することができる。



【特許請求の範囲】

【請求項 1】 マトリックス状に配置された液晶表示用トランジスタと、前記液晶表示用トランジスタに対応して設けられた検知用トランジスタと、前記検知用トランジスタに接続された磁束応答型磁気検知素子とを備える、液晶表示可能な磁束検知デジタイザ。

【請求項 2】 前記検知用トランジスタと前記液晶表示用トランジスタとは、同一の基板において設けられる、請求項 1 記載の液晶表示可能な磁束検知デジタイザ。

【請求項 3】 前記検知用トランジスタはその制御電極と、一対の電流電極の一方とが短絡される、請求項 2 記載の液晶表示可能な磁束検知デジタイザ。

【請求項 4】 前記液晶表示用トランジスタに接続された液晶表示用電極を更に備え、

前記磁束応答型磁気検知素子は前記液晶表示用電極に関して、前記検知用トランジスタ側に設けられる、請求項 2 記載の液晶表示可能な磁束検知デジタイザ。

【請求項 5】 前記検知用トランジスタは、前記液晶表示用トランジスタが設けられた第 1 の基板と共に、前記液晶表示用トランジスタが駆動する液晶を挟む第 2 の基板において設けられ、

前記検知用トランジスタの制御電極に接続される第 1 の配線と、

前記検知用トランジスタの一対の電流電極の一方に接続される第 2 の配線と前記第 1 及び第 2 の配線の上において相互の境界が存在する複数の液晶表示用のカラーフィルタとをいづれをも前記第 2 の基板に更に備える、請求項 1 記載の液晶表示可能な磁束検知デジタイザ。

【請求項 6】 (a) 基板上に液晶表示用トランジスタと、検知用トランジスタとを一斉に形成する工程と、

(b) 前記液晶表示用トランジスタに接続される一対の配線と、前記検知用トランジスタに接続される一対の配線とを一斉に形成する工程と、

(c) 前記液晶表示用トランジスタと、前記検知用トランジスタとを覆う第 1 の保護膜を形成する工程と、

(d) 前記液晶表示用トランジスタに接続される電極を前記第 1 の保護膜上に形成する工程と、

(e) 前記検知用トランジスタに接続される磁束応答型磁気検知素子を形成する工程とを備える、液晶表示可能な磁束検知デジタイザの製造方法。

【請求項 7】 前記工程 (e) は前記工程 (c) に先行し、前記第 1 の保護膜は前記磁束応答型磁気検知素子をも覆う、請求項 6 記載の液晶表示可能な磁束検知デジタイザの製造方法。

【請求項 8】 前記工程 (e) は前記工程 (c) に後行し、前記磁束応答型磁気検知素子は前記第 1 の保護膜よりも上方に形成され、前記工程 (c) は (c-1) 前記第 1 の保護膜をアニールする工程を有する、請求項 6 記

載の液晶表示可能な磁束検知デジタイザの製造方法。

【請求項 9】 (f) 前記工程 (d) と前記工程 (e) の間に実行され、前記第 1 の保護膜及び前記電極を覆う第 2 の保護膜を形成する工程を更に備え、

前記工程 (e) は (e-2) 前記第 1 の保護膜の表面を粗面化する工程を更に有し、前記磁束応答型磁気検知素子は前記第 2 の保護膜上に形成される、請求項 8 記載の液晶表示可能な磁束検知デジタイザの製造方法。

【請求項 10】 (a) 一対の配線と、前記一対の配線の間に接続された検知用トランジスタ及び磁束応答型磁気検知素子とを、基板上に形成する工程と、

(b) 前記検知用トランジスタ及び前記磁束応答型磁気検知素子を覆い、前記一対の配線を露出させる液晶表示用のカラーフィルタを形成する工程とを備える、液晶表示可能な磁束検知デジタイザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は磁束を検知して位置を特定するデジタイザ技術に関し、特に液晶表示パネルに適用可能な技術に関する。

【0002】

【従来の技術】 近年の情報機器の多様化、手書き認識技術の進歩に伴い、タブレットと呼ばれるペン入力パネルが従来から提案されている。そして例えば磁束を検知して位置を特定する技術が特開平 7-152474 号公報、特開平 7-301666 号公報等に紹介されている。これらは磁気抵抗素子の複数の配列に対して永久磁石など、ペン入力パネルとの間を接続するコードを不要とする入力ペンを採用できる点で、操作が容易なデジタイザを実現する。

【0003】

【発明が解決しようとする課題】 一方、近年では表示機能を有するパネルとペン入力パネルと兼用されるタイプが開発されており、従来から各種方式のタブレットと、表示パネルとを単に重ね合わせた、いわゆる「ハイブリッド方式」が採用されている。しかし、上記のデジタイザを単に表示機能を有するパネル（例えば液晶表示パネル）の上に貼り付けると、コストの上昇を招くという問題がある。

【0004】 そこで本発明は、液晶表示パネルと磁束検知型のデジタイザとを同一基板において作り込む、一体型のタブレットを実現する技術を提供する。

【0005】

【課題を解決するための手段】 この発明のうち請求項 1 にかかるものは、マトリックス状に配置された液晶表示用トランジスタと、前記液晶表示用トランジスタに対応して設けられた検知用トランジスタと、前記検知用トランジスタに接続された磁束応答型磁気検知素子とを備える、液晶表示可能な磁束検知デジタイザである。

【0006】この発明のうち請求項 2にかかるとは、請求項 1記載の液晶表示可能な磁束検知デジタイザであって、前記検知用トランジスタと前記液晶表示用トランジスタとは、同一の基板において設けられる。

【0007】この発明のうち請求項 3にかかるとは、請求項 2記載の液晶表示可能な磁束検知デジタイザであって、前記検知用トランジスタはその制御電極と、一対の電流電極の一方とが短絡される。

【0008】この発明のうち請求項 4にかかるとは、請求項 2記載の液晶表示可能な磁束検知デジタイザであって、前記液晶表示用トランジスタに接続された液晶表示用電極を更に備える。そして、前記磁束応答型磁気検知素子は前記液晶表示用電極に関して、前記検知用トランジスタ側に設けられる。

【0009】この発明のうち請求項 5にかかるとは、請求項 1記載の液晶表示可能な磁束検知デジタイザであって、前記検知用トランジスタは、前記液晶表示用トランジスタが設けられた第1の基板と共に、前記液晶表示用トランジスタが駆動する液晶を挟む第2の基板において設けられ、前記検知用トランジスタの制御電極に接続される第1の配線と、前記検知用トランジスタの一対の電流電極の一方に接続される第2の配線と前記第1及び第2の配線の上において相互の境界が存在する複数の液晶表示用のカラーフィルタとをいずれをも前記第2の基板に更に備える。

【0010】この発明のうち請求項 6にかかるとは、(a) 基板上に液晶表示用トランジスタと、検知用トランジスタとを一斉に形成する工程と、(b) 前記液晶表示用トランジスタに接続される一対の配線と、前記検知用トランジスタに接続される一対の配線とを一斉に形成する工程と、(c) 前記液晶表示用トランジスタと、前記検知用トランジスタとを覆う第1の保護膜を形成する工程と、(d) 前記液晶表示用トランジスタに接続される電極を前記第1の保護膜上に形成する工程と、(e) 前記検知用トランジスタに接続される磁束応答型磁気検知素子を形成する工程とを備える、液晶表示可能な磁束検知デジタイザの製造方法である。

【0011】この発明のうち請求項 7にかかるとは、請求項 6記載の液晶表示可能な磁束検知デジタイザの製造方法であって、前記工程 (e) は前記工程 (c) に先行し、前記第1の保護膜は前記磁束応答型磁気検知素子をも覆う。

【0012】この発明のうち請求項 8にかかるとは、請求項 6記載の液晶表示可能な磁束検知デジタイザの製造方法であって、前記工程 (e) は前記工程 (c) に後行し、前記磁束応答型磁気検知素子は前記第1の保護膜よりも上方に形成され、前記工程 (c) は (c-1) 前記第1の保護膜をアニールする工程を有する。

【0013】この発明のうち請求項 9にかかるとは、請求項 8記載の液晶表示可能な磁束検知デジタイザの製

造方法であって、(f) 前記工程 (d) と前記工程 (e) の間に実行され、前記第1の保護膜及び前記電極を覆う第2の保護膜を形成する工程を更に備える。そして、前記工程 (c) は (c-2) 前記第1の保護膜の表面を粗面化する工程を更に有し、前記磁束応答型磁気検知素子は前記第2の保護膜上に形成される。

【0014】この発明のうち請求項 10にかかるとは、(a) 一対の配線と、前記一対の配線の間に接続された検知用トランジスタ及び磁束応答型磁気検知素子とを、基板上に形成する工程と、(b) 前記検知用トランジスタ及び前記磁束応答型磁気検知素子を覆い、前記一対の配線を露出させる液晶表示用のカラーフィルタを形成する工程とを備える、液晶表示可能な磁束検知デジタイザの製造方法。

【0015】

【発明の実施の形態】本発明が適用される液晶パネルの説明。図25は、本発明が適用される液晶パネルを構成する液晶表示セルの構造を示し、従来から採用されている構造である。ここでは反射型と呼ばれる、液晶表示から入射する光で表示を視認する型を例示している。しかし、透過型と呼ばれる、液晶表示面と反対側の面から入射する光で表示を視認する型について本発明を適用することも可能である。同図(a)は平面図であり、

(b) は切断線B0-B0における断面図を示す。但し、同図(a)における各構成要素の紙面垂直方向の位置関係、即ちデジタイザの厚さ方向の位置関係は、同図(b)において紙面上下方向の位置関係として把握できるので、同図(a)においては図面の繁雑を避けるために隠れ線を用いずに描画している。

【0016】一般に液晶表示パネルでは複数のゲート線と複数のソース線の交点に対応して液晶表示セルがマトリクス状に設けられる。図25においてはゲート線G<sub>j</sub>とソース線S<sub>i</sub>との交点に対応して設けられた液晶表示セルについての構造が示されている。但し、液晶が設けられる部分は周知の構造であり、図面の繁雑を避けるために描画されていない。同図(b)に示された断面構造の上部に液晶が配置され、更にその液晶の上部には、同図(b)に示された断面構造と共に液晶を挟む透明電極が設けられた基板が配置される。

【0017】液晶表示パネルは例えばガラスが採用される基板101と、その上に積層された絶縁層102とを備えている。そして絶縁層102の上には各液晶表示セルに対応して半導体層H<sub>ij</sub>が設けられている。この半導体層H<sub>ij</sub>はその両端における不純物濃度が、中央付近よりも高められており、それぞれソース線S<sub>i</sub>の一部とドレイン線D<sub>j</sub>とが接続されている。半導体層H<sub>ij</sub>及び絶縁層102上にはゲート絶縁膜103が設けられ、ゲート絶縁膜103を介してゲート線G<sub>j</sub>の一部がゲート電極として半導体層H<sub>ij</sub>と対向している。以下、半導体層H<sub>ij</sub>と対向するゲート線G<sub>j</sub>の一部をゲート電極G<sub>j</sub>と称

する。これらソース線S<sub>ij</sub>とドレイン線D<sub>ij</sub>とゲート電極G<sub>j</sub>と半導体層H<sub>ij</sub>とがトランジスタT<sub>ij</sub>を構成している。

【0018】ゲート電極G<sub>j</sub>及びゲート絶縁膜103の上には層間絶縁膜104が設けられ、更にその上には保護膜105が設けられている。但し、ソース線S<sub>ij</sub>とドレイン線D<sub>ij</sub>とは層間絶縁膜104と保護膜105との間に設けられている。そしてソース線S<sub>ij</sub>とドレイン線D<sub>ij</sub>とはそれぞれコンタクトC1、C2を介して絶縁層102ゲート絶縁膜103を貫通し、半導体層H<sub>ij</sub>に接続されている。保護膜105の上には反射電極F<sub>ij</sub>が設けられ、保護膜105を貫通するコンタクトC3を介してドレイン線D<sub>ij</sub>と接続されている。

【0019】そしてゲート線G<sub>j</sub>に印加される電圧によりトランジスタT<sub>ij</sub>の導通が制御され、ソース線S<sub>ij</sub>に印加される信号が反射電極F<sub>ij</sub>に伝達され、図示されない液晶が駆動される。

【0020】実施の形態1。図1は本発明の実施の形態1にかかる液晶表示可能な磁束検知デバイスの構造を示す。同図(a)は平面図であり、(b)は切断線B1-B1における断面図を示す。但し、図面の記載を簡略化するやり方については図25と同様である。

【0021】本発明にかかるデバイスは、図25に示された液晶表示セルについて組み込まれている。トランジスタT<sub>ij</sub>と厚さ方向の位置関係が同一のトランジスタQ<sub>ij</sub>が設けられており、反射電極F<sub>ij</sub>の一部が切り欠かれ、磁束応答型磁気検知素子としての磁気抵抗素子MR<sub>ij</sub>が設けられている。

【0022】詳細には、ソース線S<sub>ij</sub>と平行な入力線P<sub>i</sub>及び出力線J<sub>i</sub>と、ドレイン線E<sub>ij</sub>とが、層間絶縁膜104と保護膜105との間に設けられている。またゲート線G<sub>j</sub>と平行な検知用ゲート線K<sub>j</sub>がゲート絶縁膜103と層間絶縁膜104の間に設けられている。絶縁層102とゲート絶縁膜103との間には半導体層L<sub>ij</sub>が設けられ、検知用ゲート線K<sub>j</sub>の一部はゲート絶縁膜103を介して半導体層L<sub>ij</sub>と対向している。

【0023】半導体層L<sub>ij</sub>も半導体層H<sub>ij</sub>と同様、その両端における不純物濃度が中央付近よりも高められており、それぞれ入力線P<sub>i</sub>の一部とドレイン線E<sub>ij</sub>とが接続されている。入力線P<sub>i</sub>の一部とドレイン線E<sub>ij</sub>とは、それぞれコンタクトC4、C5を介して絶縁層102ゲート絶縁膜103を貫通し、半導体層L<sub>ij</sub>に接続されている。保護膜105の上には磁気抵抗素子MR<sub>ij</sub>が設けられ、保護膜105を貫通するコンタクトC6、C7を介してそれぞれドレイン線E<sub>ij</sub>及び出力線J<sub>i</sub>に接続されている。

【0024】図2は、図1に示された構造の電気的な等価回路を示す回路図である。図2では図1に図示されない液晶素子L<sub>ij</sub>も示されている。

【0025】本発明によれば、液晶表示部分、即ちソー

ス線S<sub>ij</sub>、ゲート線G<sub>j</sub>、トランジスタT<sub>ij</sub>、液晶素子L<sub>ij</sub>とは独立して、磁束検知部分、即ち入力線P<sub>i</sub>、出力線J<sub>i</sub>、検知用ゲート線K<sub>j</sub>、トランジスタQ<sub>ij</sub>、磁気抵抗素子MR<sub>ij</sub>が設けられる。よって液晶表示セルの動作とは独立して、検知用ゲート線K<sub>j</sub>に電圧を印加してトランジスタQ<sub>ij</sub>の導通を制御し、入力線P<sub>i</sub>と出力線J<sub>i</sub>との間の抵抗の変化を検知して、例えば永久磁石や電磁石を採用して磁束を発生させる入力ペンの位置を検知することができる。

【0026】図3乃至図11は図1に示された構造を形成する工程を工程順に示す断面図であり、図1(b)と対応する断面を示している。

【0027】まずガラスからなる基板101の上に、SiO<sub>2</sub>をプラズマCVD法により堆積させて絶縁層102を形成する(図3)。次にプラズマCVD法によりアモルファスSiを絶縁層102上に堆積させ、エキシマレーザーで多結晶化する。そしてフォトリソグラフィ技術及びエッチングによりパターンニングし、半導体層H<sub>ij</sub>、L<sub>ij</sub>を一斉に形成する(図4)。

【0028】このようにして低温多結晶Siを半導体層として採用するトランジスタは、その動作時の抵抗値が10kΩであり、磁気抵抗素子MR<sub>ij</sub>の抵抗値とほぼ同じオーダーとなる。よって動作時の抵抗値が数MΩにも達するアモルファスSiを半導体層として採用したトランジスタと比較して、磁気抵抗素子MR<sub>ij</sub>の抵抗を検知するには、低温多結晶Siを半導体層として採用するトランジスタの方が適している。

【0029】その後、全面にSiO<sub>2</sub>からなるゲート絶縁膜103を形成し(図5)、更にスパッタリングにてCrを堆積させた後、これをフォトリソグラフィ技術及びエッチングによりパターンニングし、ゲート線G<sub>j</sub>及び検知用ゲート線K<sub>j</sub>を一斉に形成する。そしてゲート線G<sub>j</sub>及び検知用ゲート線K<sub>j</sub>をマスクとし、半導体層H<sub>ij</sub>、L<sub>ij</sub>のそれぞれの両端にイオン注入によって嫌イオンを注入して導電性を高める(図6)。

【0030】更に全面にSiO<sub>2</sub>をプラズマCVD法により堆積させて層間絶縁膜104を形成し、これをフォトリソグラフィ技術及びエッチングによりパターンニングして半導体層H<sub>ij</sub>、L<sub>ij</sub>のそれぞれの両端の上方を穿孔して貫通孔を得る(図7)。そしてスパッタリングにてCrを堆積させた後、これをフォトリソグラフィ技術及びエッチングによりパターンニングし、ソース線S<sub>ij</sub>、ドレイン線D<sub>ij</sub>、入力線P<sub>i</sub>、出力線J<sub>i</sub>、ドレイン線E<sub>ij</sub>を一斉に形成する。この際、図7に示された工程で得られた貫通孔においてコンタクトC1、C2、C4、C5も形成される(図8)。

【0031】図8で示された構造に対し、感光性のアクリル樹脂を塗布機にて塗布し、保護膜105を形成する。その後、フォトリソグラフィ技術により、ドレイン線D<sub>ij</sub>の上方に貫通孔を穿孔する(図9)。更に保護

限105の上にスパッタリングにてAlを堆積させた後、これをフォトリソグラフィ技術及びエッチングによりパターンニングし、反射電極Fijを得る。この際、図9に示された工程で得られた貫通孔においてコンタクトC3も形成される(図10)。その後、再び保護膜105を出力線Jij、ドレイン線Eijにおいて穿孔して貫通孔を得る(図11)。

【0032】そしてNi-20at%Fe合金をスパッタリングにて堆積させた後、これをフォトリソグラフィ技術及びエッチングによりパターンニングし、磁気抵抗素子MRijを形成する。この際、図11に示された工程で得られた貫通孔においてコンタクトC6、C7も形成される(図1(b))。

【0033】以上のように、本発明によれば液晶表示部分の半導体層Hijと磁束検知部分の半導体層Lijとが、液晶表示部分のゲート線Gijと磁束検知部分の検知用ゲート線Kijとが、液晶表示部分のソース線Si、ドレイン線Diと磁束検知部分の入力線Pi、出力線Jij、ドレイン線Eijとが、それぞれ同じ工程で形成されるので、従来の液晶セルを作成する工程に対し、磁気抵抗素子MRijを形成する工程と、磁気抵抗素子MRijと出力線Jij、ドレイン線Eijとを接続するための貫通孔を保護膜105に穿孔する工程とを追加するだけで、一体型のタブレットを容易に実現することができる。

【0034】実施の形態2。図12は本発明の実施の形態2にかかる液晶表示可能な磁束検知デジタイザの構造を示す。同図(a)は平面図であり、(b)は切断線B2-B2における断面図を示す。但し、図面の記載を簡略化するやり方については図25と同様である。

【0035】本実施の形態にかかるデジタイザは、図1に示されたデジタイザと比較すると、磁気抵抗素子MRijを保護膜105と層間絶縁膜104との間に設け、磁気抵抗素子MRijの上方においても反射電極Fijを延設した点でのみ異なっている。かかる構造においてもその等価回路は図2に示されたものと同一であるが、反射電極Fijを大きくして液晶表示面積を増大できるという効果がある。

【0036】図13及び図14は本実施の形態にかかるデジタイザを得るための製造工程を工程順に示す断面図であり、図1(b)と対応する断面図を示している。

【0037】先ず図8に示された構造を得た後、図11に示された構成から図1(b)に示された構成へと移行する際に行われるNi-20at%Fe合金の成膜工程を行う(図13)。そして図9において示された工程と同様に、感光性のアクリル樹脂を塗布機にて塗布し、フォトリソグラフィ技術により、ドレイン線Dijの上方に貫通孔を穿孔して保護膜105を形成する(図14)。よってコンタクトC6、C7を設ける必要がなく図11に示された工程は必要ではない。

【0038】従って、本実施の形態では実施の形態1と

比較して製造工程が簡略化されるという点、及び液晶表示面積を増大できる点で有利な効果が得られる。

【0039】なお、逆に実施の形態1の構造の方が本実施の形態よりも有利な点もある。保護膜105は塗布後にアニールを行う必要があり、その温度は一般に200℃以上となる。本実施の形態では保護膜105の形成前に磁気抵抗素子MRijを形成するが、実施の形態1では保護膜105の形成後に磁気抵抗素子MRijを形成するので、磁気抵抗素子MRijの性能を劣化させずに保護膜105の材料としてアニールが必要なものを採用できるという観点では、実施の形態1の方が望ましい。

【0040】実施の形態3。図15は本発明の実施の形態3にかかる液晶表示可能な磁束検知デジタイザの構造を示す。同図(a)は平面図であり、(b)は切断線B3-B3における断面図を示す。但し、図面の記載を簡略化するやり方については図25と同様である。

【0041】本実施の形態にかかるデジタイザは、図1に示されたデジタイザと比較すると、検知用ゲート線Kijは半導体層Lijに近接してゲート絶縁膜103と層間絶縁膜104との間に存在する突出部を有し、ソース線Siと平行に設けられていた入力線Piが検知用ゲート線Kijと半導体層Lijとを接続する接続線Pijに置換され、検知用ゲート線Kijの突出部と接続線Pijとを接続するコンタクトC8が追加された点で異なっている。つまり、検知用ゲート線KijはコンタクトC4、C8を介してトランジスタQijのソースにも接続されている。

【0042】本実施の形態における検知用ゲート線Kijは、図6に示された工程において形成することができ、コンタクトC8を得るための貫通孔を検知用ゲート線Kijの突出部の上方において層間絶縁膜104に穿孔することは、図7に示された工程において実行可能である。上述のように、例えば層間絶縁膜104と検知用ゲート線Kijの材料はそれぞれSiO2とCrが採用されるので、後者をストップとして前者をエッチングすることができるからである。そして入力線Piという長い寸法の配線を設ける必要はない。

【0043】図16は本実施の形態にかかるデジタイザの電気的な等価回路を示す回路図である。実施の形態1と同様に、本実施の形態においても液晶表示セルの動作とは独立して、検知用ゲート線Kijに電圧を印加してトランジスタQijの導通を制御することができる。そして例えばトランジスタQijがNMOSTランジスタであれば、出力線Jijを接地し、検知用ゲート線Kijに正電位を印加することでトランジスタQijを導通させることができる。そしてそのトランジスタQijのソースにも正電位が与えられるので、入力線Piと出力線Jijとの間に流れる電流を検知することにより、磁気抵抗素子MRijの抵抗の変化を検知することができる。

【0044】実施の形態4。図17は本発明の実施の形態4にかかる液晶表示可能な磁束検知デジタイザの構造

を示す。同図(a)は平面図であり、(b)は切断線B4-B4における断面図を示す。但し、図面の記載を簡略化するやり方については図25と同様である。

【0045】本実施の形態にかかるデジタルは、図15に示されたデジタルと比較すると、磁気抵抗素子MRijを保護膜105と層間絶縁膜104との間に設け、磁気抵抗素子MRijの上方においても反射電極Fijを延設した点のみ異なっている。かかる構造においてもその等価回路は図16に示されたものと同一であるが、反射電極Fijを大きくして液晶表示面積を増大できるという効果がある。更に実施の形態3と比較して製造工程が簡略化され、液晶表示面積を増大できるという点で有利である。また磁気抵抗素子MRijの性能を劣化させないという観点では、実施の形態1が実施の形態2よりも望ましいのと同様に、実施の形態3が実施の形態4よりも望ましい。

【0046】実施の形態5、図18乃至図20は本実施の形態にかかるデジタルを形成するための工程を工程順に示す断面図であり、図1(b)と対応する断面図を示している。

【0047】先ず図9に示される構造に対し、保護膜105の表面に例えばフォトリソグラフィ技術により凹凸を形成する(図18)。その後図10で示される工程と同様にして反射電極Fijを形成する。反射電極Fijの表面は保護膜105の表面の凹凸を反映して凹凸が発生する(図19)。このように反射電極Fijの表面を粗面化することにより、入射光を乱反射させ、反射型の液晶表示セルでの液晶表示の視認性が改善できる。

【0048】しかし、このまま保護膜105の表面にスパッタリングにてNi-20at%Fe合金を堆積すると、保護膜105の凹凸に起因して磁気抵抗素子MRijとしての性能は悪い。

【0049】よって保護膜105と同様にして保護膜106を、例えば塗布によって保護膜105の上に形成する。保護膜106は保護膜105の表面の凹凸を平坦にすることができる。そして図11に示された工程と同様にして、保護膜105、106に対してコンタクトC6、C7の為の貫通孔を穿孔する(図20)。

【0050】このようにして得られた構造の最表面は平坦な保護膜106であるので、スパッタリングにてNi-20at%Fe合金を堆積して磁気抵抗素子MRijを形成して得られる構造(図21)においては、磁気抵抗素子MRijの特性が劣化することはない。

【0051】以上のように、本実施の形態によれば、磁気抵抗素子MRijの特性を劣化させることなく、反射電極Fijの表面を粗面化し、以て液晶表示の視認性を向上することができる。

【0052】実施の形態6、実施の形態1~5においては、液晶表示セルのうち、液晶表示部分と磁気検知部分とが、同一の基板101において設けられていた態様が

説明された。しかし、液晶表示部分の反射電極Fijと共に液晶を挟む対向電極が備えられた基板において磁気検知部分を組み込むこともできる。

【0053】図22は本発明の実施の形態6にかかる液晶表示可能な磁束検知デジタルの構造を示す。同図(a)は平面図であり、(b)は切断線B5-B5における断面図を示す。但し、図面の記載を簡略化するやり方については図25と同様である。

【0054】本発明にかかるデジタルは、図示されない液晶を挟んで図25に示された液晶表示セルと対向する基板201において設けられる。半導体層Li、トランジスタQij、入力線Pi、検知用ゲート線Kj、出力線Ji、磁気抵抗素子MRij、コンタクトC4、C5の位置関係は実施の形態2と同様である。但し、基板101、絶縁層102、ゲート絶縁膜103、層間絶縁膜104の代わりに、それぞれ対応する基板201、絶縁層202、ゲート絶縁膜203、層間絶縁膜204が、それぞれ同質の材料で形成されている。

【0055】実施の形態1とは異なり、保護膜105の代わりにカラーフィルタ205b、205rが半導体層Li、トランジスタQij、入力線Pi、検知用ゲート線Kj、出力線Ji、磁気抵抗素子MRijの上方に設けられる。例えばカラーフィルタ205b、205rは青、赤のフィルタである。図示されないが、カラーフィルタとしては他に緑のフィルタも設けられる。

【0056】カラーフィルタはそれぞれの色毎に、塗布、現像、ポストバークの工程を経て形成される。但し、入力線Pi、検知用ゲート線Kjの上方ではカラーフィルタを形成せず、入力線Pi、検知用ゲート線Kjを露出させる。入力線Pi、検知用ゲート線Kjにカラーフィルタに対するブラックマトリックスを兼用させるため、カラーフィルタの相互間の境界は、入力線Pi、検知用ゲート線Kjの上方に存在する。

【0057】その後、全面に透明樹脂からなるオーバーコート層206を形成し、反射電極Fijと共に液晶に電圧を印加するための透明電極207を例えばITOにて形成する。

【0058】このようにして得られた構成も、液晶表示部分と独立して磁束検知を行うことができるので、実施の形態1と同様の効果が得られる。また入力線Pi、検知用ゲート線Kjの存在により、別途ブラックマトリックスを形成する必要もない。

【0059】その他の変形、図23及び図24は、いずれも液晶表示部分のセル毎の集合を示すメッシュLCと、磁束検知部分のセル毎の集合を示すメッシュMDとの対応を示す概念図である。

【0060】実施の形態1乃至実施の形態5に示された磁束検知部分は、図23に示されるように液晶表示部分のセルと1対1に設けることもできるし、図24に示されるように液晶表示部分のセルに対して間引いて設ける



こともできる。

【0061】

【発明の効果】この発明のうち請求項 1 にかかる液晶表示可能な磁束検知デジタイザによれば、液晶表示用トランジスタに対応して配置された磁束応答型磁気検知素子の抵抗を測定することによって、永久磁石等の入力ペンの位置が検知できるので、一体型のタブレットを実現することができる。

【0062】この発明のうち請求項 2 にかかる液晶表示可能な磁束検知デジタイザによれば、検知用トランジスタと前記液晶表示用トランジスタとは、同一基板において同一工程にて形成することができるので、容易に請求項 1 の液晶表示可能な磁束検知デジタイザを実現することができる。

【0063】この発明のうち請求項 3 にかかる液晶表示可能な磁束検知デジタイザによれば、前記基板に敷設されるべき配線を一つ少なくしつつも請求項 2 の液晶表示可能な磁束検知デジタイザの効果を得ることができる。

【0064】この発明のうち請求項 4 にかかる液晶表示可能な磁束検知デジタイザによれば、液晶表示用電極を大きくし、液晶表示可能面積を大きくすることができる。

【0065】この発明のうち請求項 5 にかかる液晶表示可能な磁束検知デジタイザによれば、請求項 1 記載の液晶表示可能な磁束検知デジタイザの効果を得つつ、第 1 及び第 2 の配線がブラックマトリックスを兼用する。

【0066】この発明のうち請求項 6 にかかる液晶表示可能な磁束検知デジタイザの製造方法によれば、液晶表示用トランジスタと検知用トランジスタとを、またこれらに接続される配線を、それぞれ一斉に形成するので、一体型のタブレットを少ない工程で実現することができる。

【0067】この発明のうち請求項 7 にかかる液晶表示可能な磁束検知デジタイザの製造方法によれば、請求項 4 記載の液晶表示可能な磁束検知デジタイザを製造することができる。

【0068】この発明のうち請求項 8 にかかる液晶表示可能な磁束検知デジタイザの製造方法によれば、磁束応答型磁気検知素子に対するアニールを回避しつつ第 1 の保護膜をアニールするので、磁束応答型磁気検知素子の特性を劣化させず、第 1 の保護膜の材料としてアニールが必要なものを採用することができる。

【0069】この発明のうち請求項 9 にかかる液晶表示可能な磁束検知デジタイザの製造方法によれば、第 1 の保護膜の表面が粗面化されるので、その上に形成される電極も粗面化される。この電極は入射光を乱反射するので、液晶表示の視認性を高める。その一方、第 2 の保護膜を第 1 の保護膜との間に介在させて磁束応答型磁気検知素子が形成されるので、第 1 の保護膜の表面が粗面化されていても、磁束応答型磁気検知素子の特性を劣化さ

せることはない。

【0070】この発明のうち請求項 10 にかかる液晶表示可能な磁束検知デジタイザの製造方法によれば、検知用トランジスタに接続される一対の配線をカラーフィルタに対するブラックマトリックスとしても機能させることができる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 の構造を示す平面図及び断面図である。

【図 2】 図 1 に示された構造の電気的な等価回路を示す回路図である。

【図 3】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 4】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 5】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 6】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 7】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 8】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 9】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 10】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 11】 図 1 に示された構造の製造工程を工程順に示す断面図である。

【図 12】 本発明の実施の形態 2 の構造を示す平面図及び断面図である。

【図 13】 図 12 に示された構造の製造工程を工程順に示す断面図である。

【図 14】 図 12 に示された構造の製造工程を工程順に示す断面図である。

【図 15】 本発明の実施の形態 3 の構造を示す平面図及び断面図である。

【図 16】 図 15 に示された構造の電気的な等価回路を示す回路図である。

【図 17】 本発明の実施の形態 4 の構造を示す平面図及び断面図である。

【図 18】 図 21 に示された構造の製造工程を工程順に示す断面図である。

【図 19】 図 21 に示された構造の製造工程を工程順に示す断面図である。

【図 20】 図 21 に示された構造の製造工程を工程順に示す断面図である。

【図 21】 本発明の実施の形態 5 の構造を示す平面図及び断面図である。

【図 22】 本発明の実施の形態 6 の構造を示す平面図

及び断面図である。

【図23】 本発明の実施の形態1～6の変形を示す概念図である。

【図24】 本発明の実施の形態1～6の変形を示す概念図である。

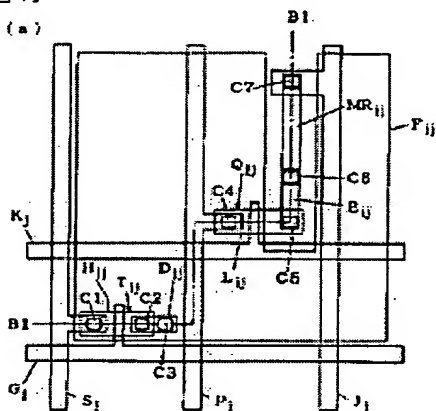
【図25】 本発明が適用される液晶表示セルの構造を示す平面図及び断面図である。

【符号の説明】

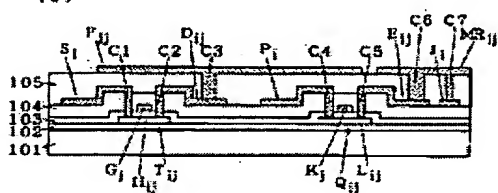
101, 201 基板, 105, 106 保護膜, 205b, 205r カラーフィルター、MR<sub>ij</sub> 磁気抵抗素子、Q<sub>ij</sub>, T<sub>ij</sub> トランジスタ、F<sub>ij</sub> 反射電極、S<sub>i</sub> ソース線、G<sub>j</sub> ゲート線、K<sub>j</sub> 検知用ゲート線、P<sub>i</sub> 入力線、J<sub>i</sub> 出力線。

【図1】

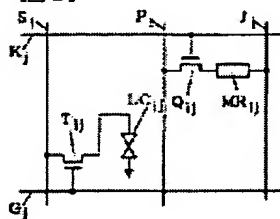
(a)



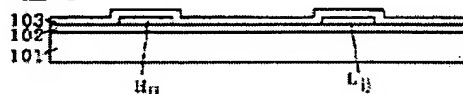
(b)



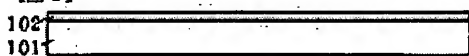
【図2】



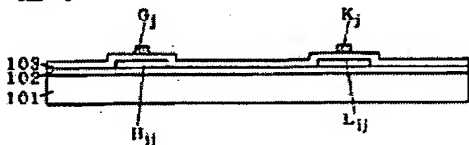
【図5】



【図3】



【図6】



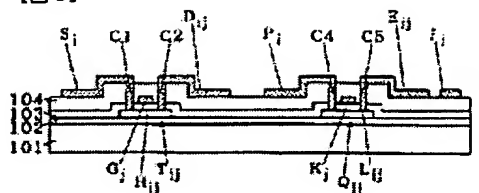
【図4】



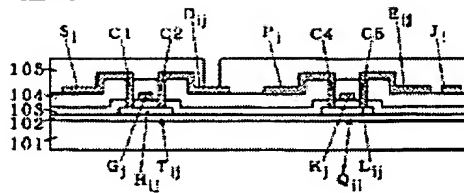
【図7】



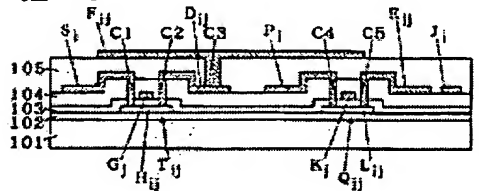
【図 8】



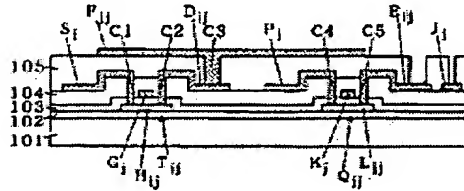
【図 9】



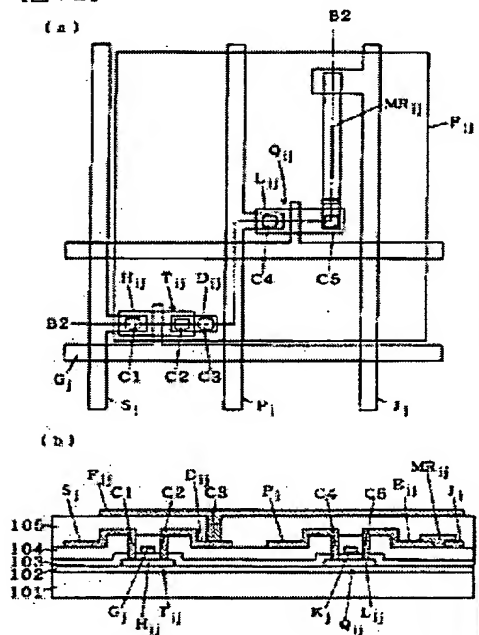
【図 10】



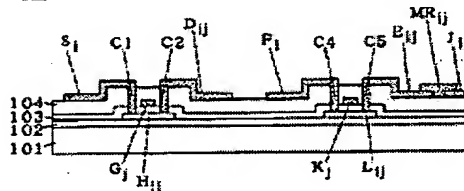
【図 11】



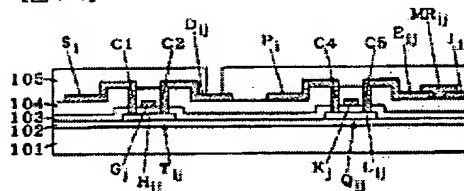
【図 12】



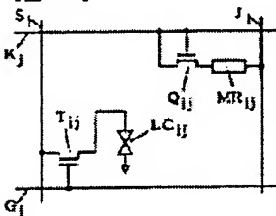
【図 13】



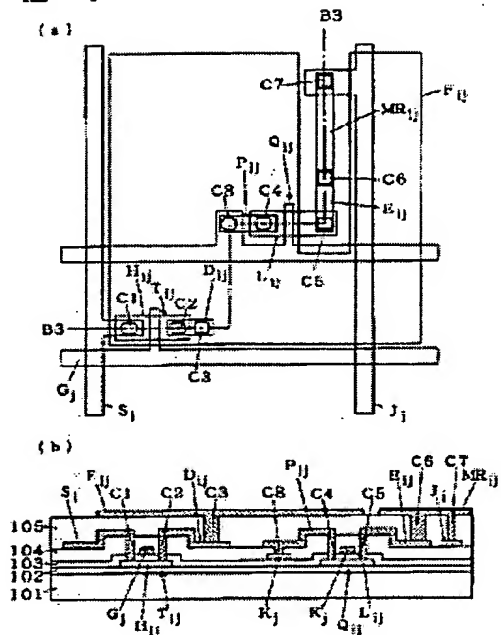
【図 14】



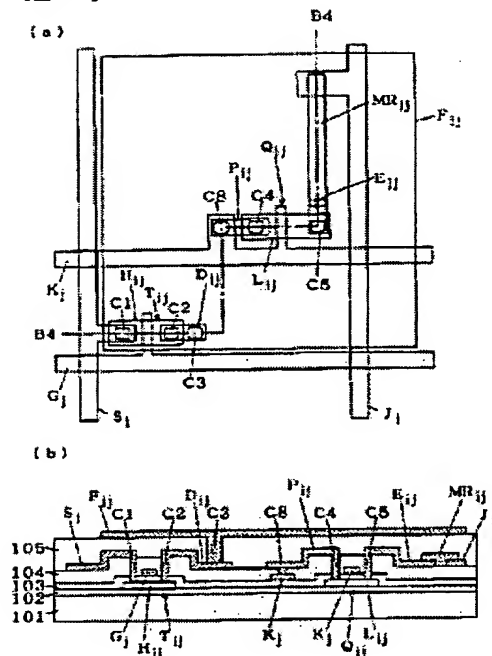
【図 15】



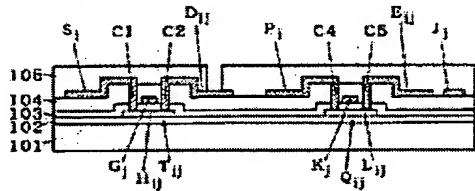
【図 15】



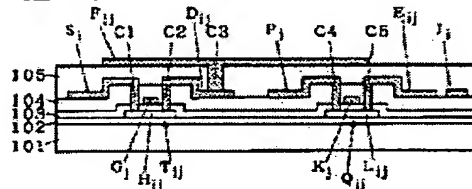
【図 17】



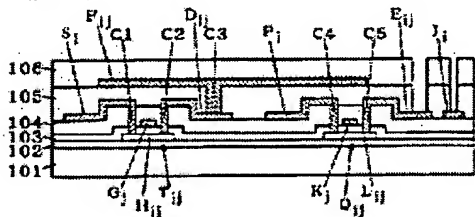
【図 18】



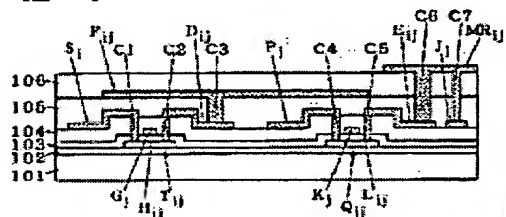
【図 19】



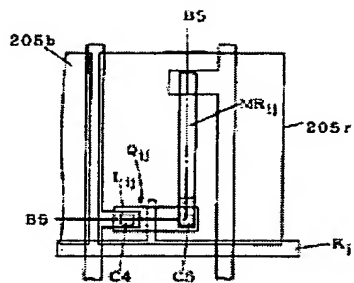
【図 20】



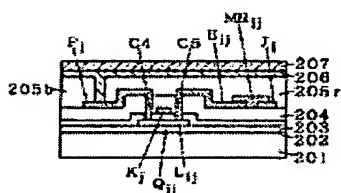
【図 21】



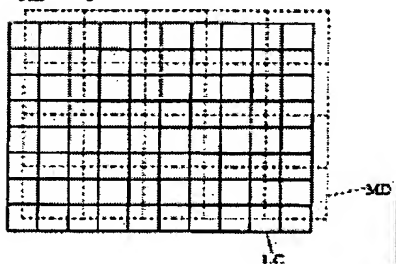
【図22】  
(a)



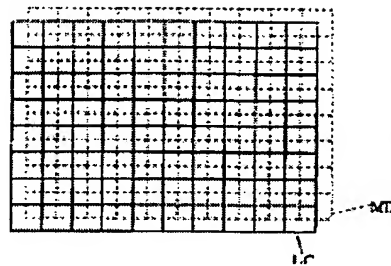
(b)



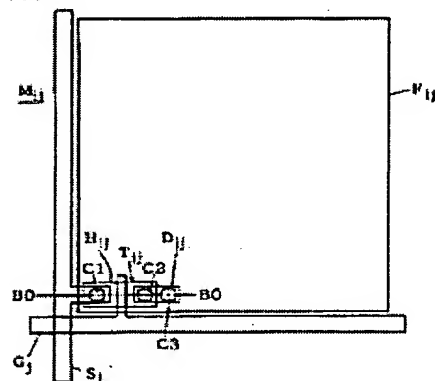
【図24】



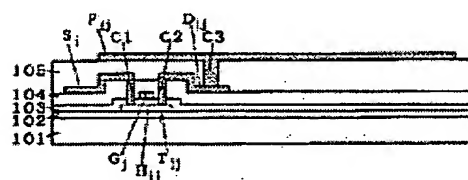
【図23】



【図25】  
(a)



(b)



フロントページの続き

- (72)発明者 大鶴 祥介  
東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内
- (72)発明者 山本 卓  
東京都千代田区丸の内二丁目2番3号 三  
菱電機株式会社内

Fターム (参考) 2H092 GA07 GA17 JA02 JA07 JA12

JA22 JA29 JB43 JB52 KA04

KA06 MA05 MA07 MA13 MA30

RA10

2H093 NA16 NA23 NA47 ND50 ND60

NE10 NG18

5B068 AA05 AA22 AA33 BB16 BC03

BC08 BC13 BD02 BD07 BD17

5B087 AB04 AB05 CC02 CC13 CC14

CC15 CC16 CC32

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**